

法政大学学術機関リポジトリ
HOSEI UNIVERSITY REPOSITORY

フルデジタル駆動方式を用いたパラメトリックスピーカに関する研究

著者	戸野村 厚樹
出版者	法政大学大学院理工学・工学研究科
雑誌名	法政大学大学院紀要．理工学・工学研究科編
巻	57
ページ	1-6
発行年	2016-03-24
URL	http://hdl.handle.net/10114/12384

フルデジタル駆動方式を用いた パラメトリックスピーカに関する研究

RESEARCH ON A PARAMETRIC LOUDSPEAKER Using A FULL DIGITAL DRIVE SYSTEM

戸野村 厚樹

Atsuki TONOMURA

指導教員 安田 彰

法政大学大学院理工学研究科電気電子工学専攻修士課程

The parametric loudspeaker is a low power efficiency due to driven by a high voltage. A highly efficient driving circuit for parametric loudspeaker using a full digital driving method while maintaining high sound quality is proposed in this paper. In the proposed system the power conversion efficiency at 12V supply driving is improved to 94 %. This approach has improved efficiency in comparison to conventional analog system.

Key Words : parametric loudspeaker , low power efficiency

1. 研究背景

近年、超指向性効果をもつパラメトリックスピーカの利用が広がっている[1]。図 1 のように通常のスピーカと違い、直進性の優れたスピーカであるため、スポットライトのようにある点にのみ音をきかせる事が可能である。このスピーカを用いれば、アミューズメント施設やデジタルサイネージなどの騒音問題の解決などに応用できる。しかし、AM 変調(Amplitude Modulation)などにより超音波に原音を乗せ、自己復調により再生音を得るために高い音圧を出力させる必要があり、高い電源電圧が必要となり電力効率が悪くなる。本論文は、従来の問題点である電力消費の低減を目的とする。バンドパス型の $\Delta \Sigma$ 変調器(DSM)とミスマッチシェーパを用いて超音波帯域の SNR を確保し高音質を維持させた。また、複数のドライバを用いる事により、分割されたパラメトリックスピーカを音圧に応じて効率よく駆動させた。それにより低消費電力化させる事ができる。マルチビット・デジタル直接駆動技術を用いて、低電源電圧化させつつ高音圧の維持を実現させるシステムを提案する。

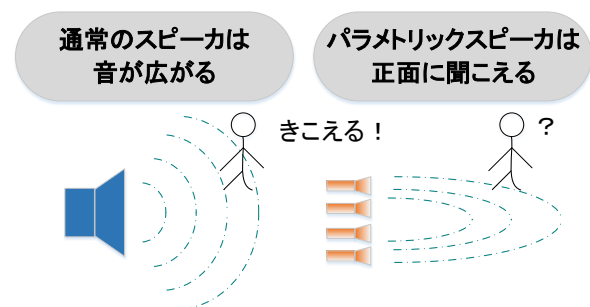


図 1 パラメトリックスピーカ音場イメージ

2. パラメトリックスピーカ用・デジタル直接駆動システム

超音波発振子であるパラメトリックスピーカを効率よく駆動させるためには、マルチビットのデジタル信号で駆動させるシステムが必要となる。フルデジタル化したパラメトリックスピーカ駆動回路を図 2 に示す。ここではパラメトリックスピーカ駆動用のシステムを提案し、音質を劣化させずに高音圧を維持しながら低電源電圧化と電力効率を改善させる方法を示す。

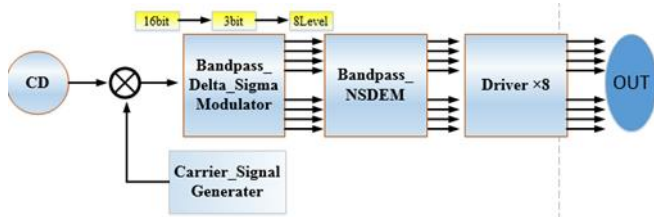


図 2 パラメトリックスピーカ駆動フルデジタル回路

(1) フルデジタル駆動システム

通常のスピーカシステムでは、CD 音源などのデジタル信号を DAC(Digital to Analog Converter) によりアナログ信号に変換し、電源電圧の高いパワーアンプを使用する必要がある。アナログパワーアンプを使うと、高い電源が必要となり、低音圧時にロスが増大し電力効率が低下する。しかし、DAC を使用せず $\Delta\Sigma$ 変調器で変調されたマルチビットのデジタル信号を複数のドライバで直接駆動させる事により、パワーアンプ無しでも高出力させる事ができる。また、ドライバ段では駆動するドライバの数を音圧に応じて制御できるため、無駄なロスを抑える事ができ電力効率が改善される。パラメトリックスピーカの接続は以下の図 3 の通りであり、48 個並列接続されていたものを 8 つのドライバにそれぞれ 6 個並列接続にした。パラメトリックスピーカ駆動用の搬送波は、クロック信号の ON 度に 1 周期分の搬送波の波形情報をメモリから出力させる方式でデジタル的に生成している。

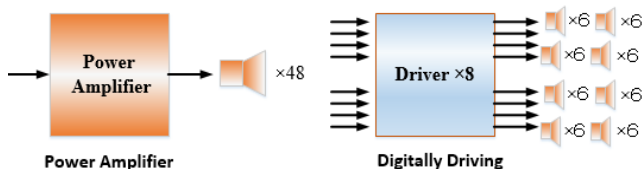


図 3 分割されたスピーカの構成

(2) バンドパス 3 次 $\Delta\Sigma$ 変調器

DSM(Delta Sigma Modulator)により、16~24bit の CD 音源を 3bit まで再量子化させ、低ビット化させたマルチビット・デジタル信号でスピーカへの直接駆動を試みる。また、帯域内の量子化雑音を高帯域へシェーピングさせ、人間の可聴領域外へ雑音をシフトさせる役割を担っている。パラメトリックスピーカは 40kHz の超音波に AM 変調などで音源を変調し出力させるため、40kHz 付近での SNR を改善する必要がある。従来の DSM では、3 次フィルタの場合だと図 4 のような構造となり、ローパス型のミスマッチシェーパの役割を担う。次に、超音波帯域の SNR を確保

したシステムのブロック図を以下の図 5 に示す。積分器の出力から最適化された係数のフィードバックゲイン k を入れる事により積分器の極を移動させる。図 6 は、フィードバックゲインをつけた場合の比較をしたものであり、極を超音波帯域に移動することにより、容易に超音波帯域で高 SNR を確保することができる。

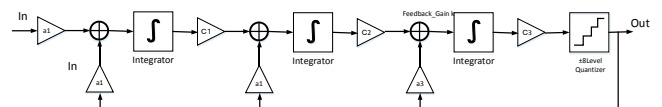


図 4 ローパス型 3 次 DSM

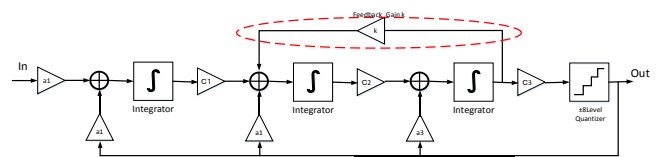


図 5 バンドパス型 3 次 DSM

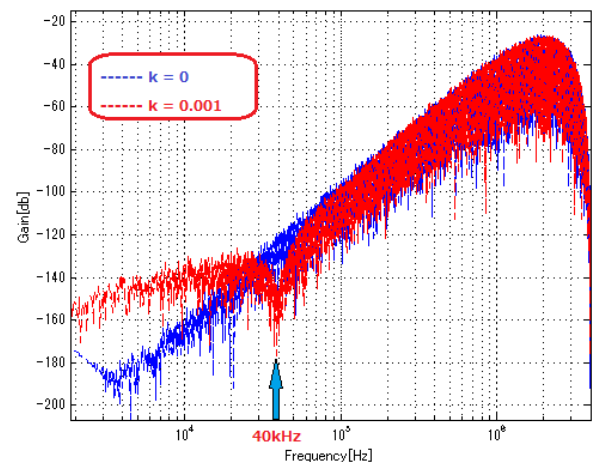


図 6 最適化したゲインによる FFT(Fast Fourier Transform)特性

(3) バンドパス 3 次 NSDEM

前述の DSM により再量子化されたマルチビット・デジタル信号は、重み付けのされていない信号であるため、各ドライバで直接駆動することができる。しかし、パラメトリックスピーカは超音波を発生させる圧電素子であるため、機械的な等価回路で見ると複雑である。そのため、分割されたパラメトリックスピーカを駆動する際に大きな素子ばらつきの影響を受ける事が予想される。その結果として非線形性により波形が歪み、音質の劣化を招く事になる。図 7 に、実際にインピーダンスアナライザで測定したスピーカの機械的等価回

路と素子の値を示す．スピーカは3つ選別し，それぞれを一つずつ測定した．測定に使用したパラメトリックスピーカの型番は，UT1007-Z325R である．

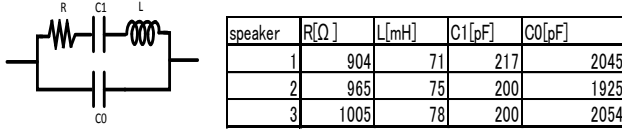


図 7 パラメトリックスピーカの等価回路と各パラメータ

ミスマッチの影響を低減するため，素子の使用を均一化させる NSDEM(Noise Shaping Dynamic Element Matching)を使った[2]．図 8 に NSDEM のシステムブロック図を示す．素子の選択信号から使用回数をカウントし，使用頻度の少ない素子を駆動させるしくみとなっている．また，素子ばらつきの影響で発生するノイズに対し，高次のノッチ特性を持つ NSDEM を設計し，このノイズを低減させる．NSDEM のループフィルタには DSM と同様に 40kHz 帯域の SNR を確保するため，フィードバックゲイン g を付加し極を移動させている．このループフィルタに各選択信号をフィードバックさせることにより，バンドパス DSM と同様の特性をもつミスマッチシェーパを実現している．図 9 に出力の FFT 解析結果を示す．理想のバンドパス DSM のシェーピング特性，素子ばらつきの影響によるノイズフロアの上昇および素子ばらつきによるノイズの NSDEM によりミスマッチシェーピングが示されている．素子ばらつきの影響でノイズフロアが上昇するが，バンドパス 3 次 DSM のシェーピング特性をバンドパス型 3 次 NSDEM により確保している事をシミュレーション上で確認した．

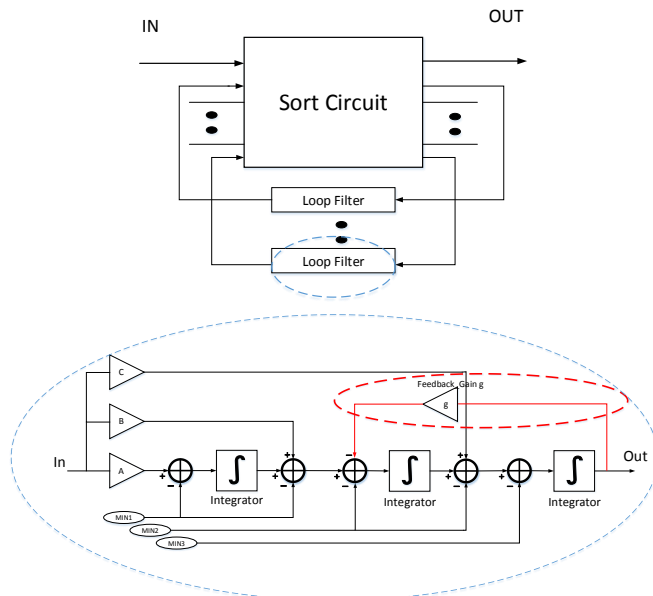


図 8 バンドパス 3 次 NSDEM_ループフィルタ

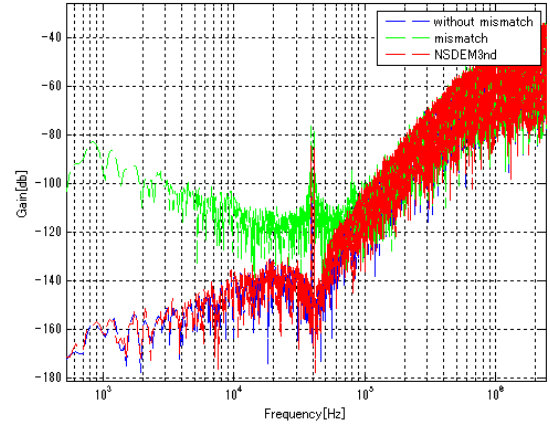


図 9 バンドパス 3 次 NSDEM_ミスマッチシェーパ

3. パラメトリックスピーカの整合

パラメトリックスピーカを効率よく駆動させるためには，スピーカ内部の静電容量を整合しなければならない[3]．パラメトリックスピーカは等価回路的にみると容量の駆動となるため，ドライバ段の ON,OFF 駆動により流れる電流が充放電され，寄生素子などの影響でドライバ段での無駄なロスが発生する．そこで，インダクタンスを直列に接続する事により容量成分を搬送波帯域で共振するように外付けする．図 7 の等価回路を用いてインピーダンスを求めると，

$$Z = \frac{R + jX}{j\omega C_0} \cdot \frac{1}{(R + jX) + \frac{1}{j\omega C_0}} \quad (3.1)$$

$$*X = \omega L - \frac{1}{\omega C_1} \quad (3.2)$$

ここで，(3.1)式から虚部をとり，それを Im とすると，

$$Im = -j \frac{\omega C_0 R^2 + XY}{(\omega C_0 R)^2 + Y^2} \quad (3.3)$$

$$*Y = \omega C_0 X - 1 \quad (3.4)$$

ここで，虚部の計算上 $R^2 \ll \omega C_0$ なので，

$$Im = -j \frac{XY}{Y^2} = -j \frac{X}{Y} = -j \left(\frac{\frac{1}{\omega C_1} - \omega L}{1 + \frac{C_0}{C_1} - \omega^2 C_0 L} \right) \quad (3.5)$$

となる． $Im=0$ を満たすためには，容量成分を 0 にするためのインダクタンスを直列に接続すればよい．

$Im=0$ を満たす条件式は，

$$\omega L_x - \frac{\frac{1}{\omega C_1} - \omega L}{1 + \frac{C_0}{C_1} - \omega^2 C_0 L} = 0 \quad (3.6)$$

L_x は，スピーカに直列に接続する整合インダクタンスの値である．これを， L_x の式に直すと，

$$L_x = \frac{\frac{1}{\omega^2 C_1} - L}{1 + \frac{C_0}{C_1} - \omega^2 C_0 L} \quad (3.7)$$

となる．この式より，整合インダクタンスの値を決定した．48 個並列に接続されたスピーカを 8 分割の 6 個ずつの接続に分けるため，6 つ並列接続時の虚部の合計インピーダンスを計算し，挿入するインダクタンスの値を決めなくてはならない．容量成分は並列に接続すると大きくなるように見え，誘導成分と抵抗分は小さくみえる．スピーカ 6 つ並列接続時の整合インダクタンス値は， $L_x=681\mu\text{H}$ となるため， $680\mu\text{H}$ のインダクタンスを直列に繋ぎ整合する．インダクタンスを含めた 1 出力分の等価回路は図 10 のようになり，これを 8Level の出力に 8 つ接続する．これにより，パラメトリックスピーカの共振周波数帯での無駄な電力を抑える事ができる．

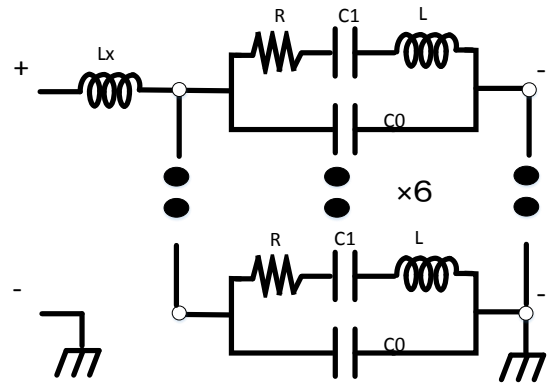


図 10 インピーダンス整合回路

4. 実装,測定結果

(1) FPGA ボードによるデジタル直接駆動

ハードウェア記述言語を用いてデジタル回路を設計した．これを FPGA ボードへ実装し効率や音圧について測定した．図 11 に設計した DSP (Digital Signal Processor) のブロック図を示す．前述した DSM, NSDEM をフルデジタルで実装し，インダクタンスをスピーカ前に接続した．

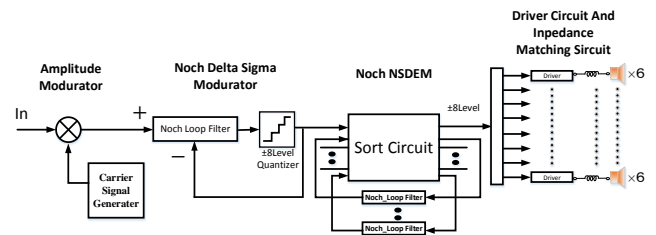


図 11 設計された DSP ブロック図

図 12 のように，1 つのドライバ段から出力される信号は 12V 電源でのパルス密度変調されたデジタル信号である．この信号でデジタル直接駆動し，ドライバ段へスピーカ負荷を与えた場合，図 13 のように容量成分の影響で 10V 程度まで出力電圧が下がる．これを防ぐために，パラメトリックスピーカの静電容量を整合するインダクタンスをつける事により，図 14 のように出力電圧の衰退を防ぐことができる．インダクタンスをつける事によりデジタル出力信号にローパス特性がかかってしまうが，電力効率を下げずにパラメトリックスピーカを駆動させるためには必要となる．



図 12 ドライバ段出力(1bit)



図 13 ドライバ段へパラメトリックスピーカ負荷時



図 14 負荷+インダクタンス外付け

(2) パラメトリックスピーカ出力スペクトル
 整合されたパラメトリックスピーカの共振インピーダンスは、インピーダンスアナライザで測定した結

果 39kHz 付近で最小値をとるため、デジタル的に生成される搬送波は 39kHz とした．実際にクロック信号から生成された搬送波をスペクトルアナライザで観測したスペクトルを図 15 に示す．この搬送波に入力信号 1kHz を入力したときの AM 変調波を図 16 に示す．変調波に平方根回路を用いて意図的に高調波を出力させているため，両サイドに多くの高調波スペクトルがたっている事が確認できる．変調波の出力スペクトルを確認した結果，39kHz の搬送波を中心とした両サイドのスペクトルの利得が 5dB 程度の差が生じてしまっている．これは，インダクタンスをスピーカに外付けする事によりローパス特性がかかってしまっている事が原因だが，これが自己復調される時に可聴領域内で高調波が発生する元となると考えられる．図 17 のように，自己復調された可聴領域の信号(1kHz) は高調波を伴ってしまっている．高調波を伴わずに出力させるには，SSB 変調による片側のスペクトルを排除させる事により，音質の向上を図る事ができると考えている．

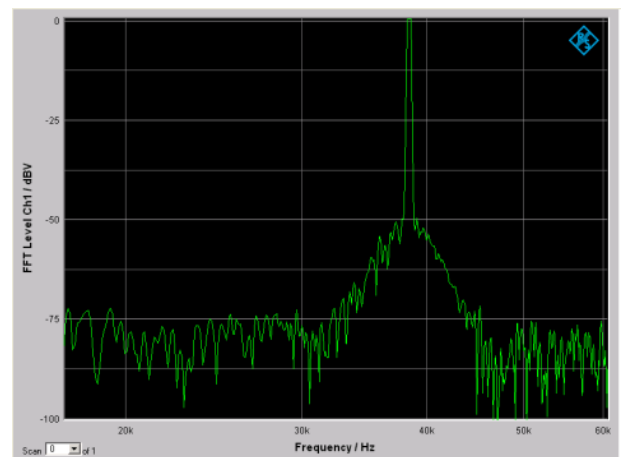


図 15 搬送波(39kHz)出力スペクトル

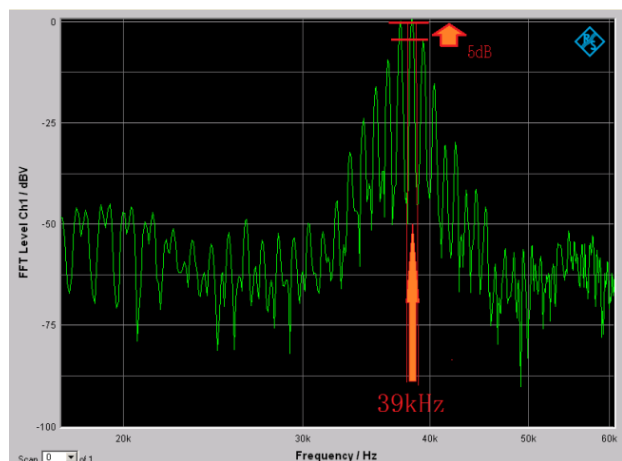


図 16 AM 変調波(1kHz 入力)

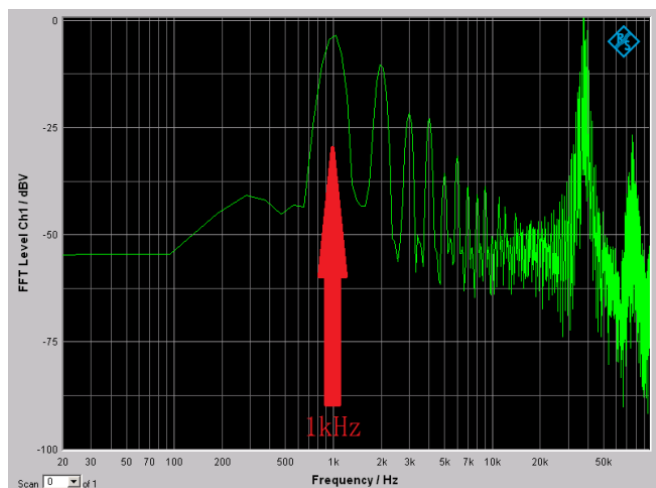


図 17 自己復調時の出力スペクトル(1kHz 入力)

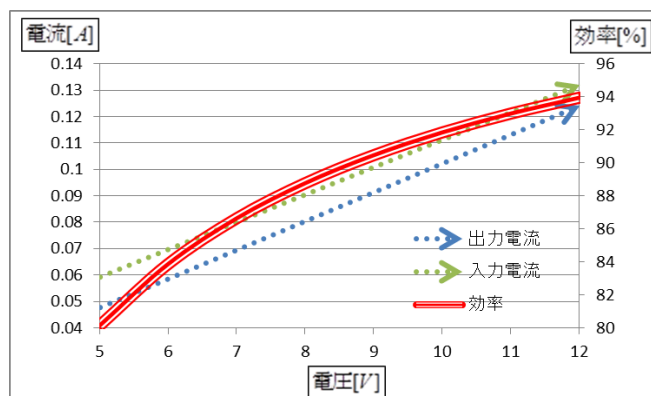
(3) 出力電力の変換効率

電流プローブを用いて、設計したフルデジタル駆動方式の出力電力の変換効率についての測定を行った。電力変換効率の計算方法は、

$$\text{効率} = \frac{\text{出力電流 } I_{out} \times \text{出力電圧 } V_{out}}{\text{入力電流 } I_{in} \times \text{入力電圧 } V_{in}} \times 100[\%] \quad (4)$$

として、電源電圧からみた I_{in} と V_{in} 、パラメトリックスピーカからみた I_{out} と V_{out} を測定した。8 つに分割された出力電流の合計を足し合わせ、電流プローブで測定し、電源電圧からの電流値も同時に測定した。(4)式を用いて計算した結果、フルデジタル駆動方式での電力変換効率は図 18 のようになった。電源電圧を 5~12V 間を 1V 刻みで変動させた場合を測定し、通常の 12V 駆動時で約 94%を観測し、5V などの低電源電圧時でも約 80%の変換効率であった。また、市販で販売されている

(<http://akizukidenshi.com/catalog/g/gK-02617/>)の電力変換効率を測定したところ、12V 駆動時で約 85 %で、出力段でアナログパワーアンプを使用した際よりもはるかに効率が良くなっている事が確認できた。これらの結果より、12V 時での電力変換効率の悪さをフルデジタル駆動させる事により、ドライバ段での無駄な電力を消費せずに駆動できる事を確認できた。



12V駆動時_効率	
DSP	秋月電子キット
93.93[%]	85.70[%]

図 18 フルデジタル駆動方式_出力電力の変換効率

5. まとめ

本研究では、パラメトリックスピーカ駆動用の高効率化・フルデジタル駆動方式を提案した。バンドパス DSM と NSDEM により量子化雑音を容易に排除でき、キャリア信号の SNR を確保する事が可能である。マルチビット・デジタル信号での直接駆動により、複数のパラメトリックスピーカを音圧に応じて効率よく駆動できるため、寄生素子などの影響を削減する事も可能である。また、パラメトリックスピーカの静電容量を整合させるインダクタンスを接続する事により、ドライバ段の駆動力を損なわずに電力効率の劣化を防いだ。従来のシステムの 12V 駆動時の効率よりも、提案したシステムでの効率の方が 8%ほど向上している事が確認でき、更には低電源電圧時にも高い電力効率を出すことができた。これらの結果より、フルデジタル駆動方式を用いる事により、消費電力を抑えつつ高効率駆動を実現させる事が可能である。

謝辞：本論文を作成するにあたり、協力、御指導頂きました安田彰教授、研究室の皆様に多大なる感謝を申し上げます。

参考文献

- [1] 酒井 他:パラメトリックスピーカの原理と応用, 2006 年電子情報通信学会 vol. 105, pp.25~30
- [2] 安田彰 他: Noise Shaping Dynamic Element Matching Method, 1996 年電気情報通信学会ソサイエティ大会講演論文集
- [3] 根日屋英之:第7回インピーダンス整合について(集中定数回路), 無線ユビキタス, 2015年5月18日